

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **04-099305**

(43)Date of publication of application : **31.03.1992**

(51)Int.Cl.

H01G 9/00

H01G 9/04

(21)Application number : **02-216811**

(71)Applicant : **NEC CORP**

(22)Date of filing : **17.08.1990**

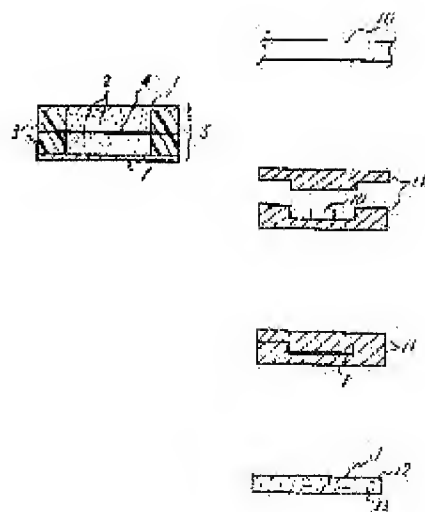
(72)Inventor : **TAKEDA YUMIKO**

(54) ELECTRIC DOUBLE LAYER CAPACITOR AND ITS MANUFACTURE

(57)Abstract:

PURPOSE: To reduce a resistivity in the thickness direction of a conductive separator and to reduce an equivalent series resistance by a method wherein scale-shaped conductive carbon powders in conductive carbon powders which are dispersed in a rubber material composed mainly of a dielectric are arranged at random.

CONSTITUTION: A conductive separator 1 used for an electric double layer capacitor element 5 is formed in the following way: an unvulcanized butyl rubber compound 10 about 1mm thick is first molded by using a calender; the compound is cut to a sheet of 1cm square; it is placed on a metal mold for molding use whose diameter is at 40mm and whose thickness is at 0.2mm; it is vulcanized at a temperature of 160° C, under a pressure of 760kg/cm² and for about 5 minutes; scale-shaped carbon powders in conductive carbon powders are oriented at random; the distance between the conductive carbon powders in the thickness direction is made short; and a resistivity in the thickness direction is made low.



⑫ 公開特許公報(A) 平4-99305

⑤ Int. Cl.³H 01 G 9/00
9/04

識別記号

3 0 1
3 4 9

庁内整理番号

7924-5E
7924-5E

⑬ 公開 平成4年(1992)3月31日

審査請求 未請求 請求項の数 2 (全5頁)

⑭ 発明の名称 電気二重層コンデンサおよびその製造方法

⑯ 特 願 平2-216811

⑰ 出 願 平2(1990)8月17日

⑱ 発 明 者 竹 田 裕 美 子 東京都港区芝5丁目7番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号

⑳ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

電気二重層コンデンサおよびその製造方法

2. 特許請求の範囲

1. イオン透過性で非電子伝導性の多孔性セバレータと、前記多孔性セバレータを介して分離された一対のペースト電極と、前記一対のペースト電極を介して配置されたイオン不透過性で電子伝導性の導電性セバレータと、前記一対のペースト電極の周辺部で前記導電性セバレータの間に介在する非導電性ガasketより構成される電気二重層コンデンサ素子を積層してなる電気二重層コンデンサにおいて、前記導電性セバレータが、ブチル系ゴム、ブタジエン系ゴム、ポリイソブレンあるいはこれらの共重合体の誘電体を主成分とするゴム材料に導電性カーボンが分散されてなり、かつ導電性カーボン中のリン片状の導電性カーボンの配列がランダム

になっていることを特徴とする電気二重層コンデンサ。

2. ブチル系ゴム、ブタジエン系ゴム、ポリイソブレンあるいはこれらの共重合体の誘電体を主成分とするゴム材料に導電性カーボンを分散させ、押し出し成形もしくはカレンダー方式で加工シート状のコンパウンドを形成する工程と、該シート状のコンパウンドを縦横にスライスしゴムチップを形成する工程と、該ゴムチップをモールド成型し導電性セバレータを形成する工程と、該導電性セバレータを使用し電気二重層コンデンサを組立てる工程とを有することを特徴とする電気二重層コンデンサの製造方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は電気二重層コンデンサおよびその製造方法に関し、特に低抵抗電気二重層コンデンサおよびその製造方法に関する。

〔従来の技術〕

電気二重層現象を利用して大容量コンデンサを得る手段の一つとして米国特許第353696号明細書に開示されているようにカーボン粉末と電解液とを接触させて電気二重層を発生させることを利用したものである。

第5図は従来の電気二重層コンデンサ素子（以下素子と称す）の断面図であり、又第6図は従来の電気二重層コンデンサの断面図である。

第5図において、14は電子伝導性でかつイオン不浸透性の導電性セパレータ、2は粉末活性炭と電解質溶液からなるカーボンペースト電極、4はカーボンペースト電極間の導通を防止するために設けたイオン透過性で、かつ非電子伝導性を有する多孔性セパレータ、3はカーボンペースト電極を保持し、かつ外界から遮断する為に設けた非導電性ガスケットである。この素子は、リング状に打ち抜いた非導電性ガスケットと導電性セパレータを貼り合せてできた凹部にペースト電極をドクターナイフ工法等で充填した2枚のシートを、多孔性セパレータを介して貼合わせ、加硫接合し

て得られる。

第6図において16は素子15を積層した積層体、9は導電性金属ケース、8は導電性金属ケース9の内側面と積層体16の短絡を防止する絶縁ケース7cの上下面に、リード端子を有する第1の電極板7aと第2の電極板7bを配置した組立電極である。電気二重層コンデンサは、カーボンペースト電極2の内の接触抵抗等を減らす為に積層体16に上下から1〜100kg/cm²の圧力を加え、これを保持した状態で導電性金属ケース、9の開口端を内側に折曲げてかしめ封口している。

〔発明が解決しようとする課題〕

上述の従来の電気二重層コンデンサにおいて、導電性セパレータはブチル系ゴム等のゴム材料に球状の導電性カーボンと前記球状導電性カーボンが凝集してリン片状になった導電性カーボンを分散させて得られる導電性ゴムシートを用いていたが、この導電性セパレータは、第4図に示すようにリン片状の導電性カーボンが面方向に整列しており、その結果導電性カーボン間の距離が短い為、

導電性の良い面方向は比抵抗が小さくなるが、導電性カーボン間の距離が長い為、導電性が悪い厚み方向の比抵抗は面方向の比抵抗の10〜20倍高くなっている。その為、導電性セパレータの厚み方向の抵抗分が寄与する製品の抵抗値である等価直列抵抗を低くすることが困難であった。

本発明の目的は、導電性セパレータの厚み方向の比抵抗を低減し、等価直列抵抗の小さい電気二重層コンデンサおよびその製造方法を提供することにある。

〔課題を解決するための手段〕

本発明の第1の発明の電気二重層コンデンサは、イオン透過性で非電子伝導性の多孔性セパレータと、その多孔性セパレータを介して分離された一対のペースト電極と、その一対のペースト電極を介して配置されたイオン不浸透性で電子伝導性のセパレータと、前記一対のペースト電極層の周辺部で前記導電性セパレータの間に介在する非導電性ガスケットより構成される電気二重層コンデンサ素子を積層してなる電気二重層コンデンサにお

いて、前記導電性セパレータがブチル系ゴム、ブタジエン系ゴム、ポリイソブレンあるいはこれらの共重合体の誘電体を主成分とするゴム材料に導電性カーボンが分散されてなり、かつ導電性カーボン中のリン片状の導電性カーボンの配列がランダムになっていることを特徴として構成される。

また、本発明の第2の発明の電気二重層コンデンサの製造方法は、ブチル系ゴム、ブタジエン系ゴム、ポリイソブレンあるいはこれらの共重合体の誘電体を主成分とするゴム材料に導電性カーボンを分散させ、押し出し成形もしくはカレンダー方式で加工しシート状のコンパウンドを形成する工程と、そのシート状のコンパウンドを縦横にスライスしゴムチップを形成する工程と、そのゴムチップをモールド成型しシート状の導電性セパレータを形成する工程と、その導電性セパレータを使用し電気二重層コンデンサを組立てる工程とを有することを特徴として構成される。

〔実施例〕

次に本発明について図面を参照して説明する。

第1図、第2図は本発明の一実施例の電気二重層コンデンサ素子および製品の断面図、第3図(a)~(d)は本発明に用いる導電性セパレータを得る為の工程図である。

まず、カレンダー形成にて第3図(a)に示す厚み約1mmの未加硫ブチルゴムのコンパウンド10を形成し、そのコンパウンドを1cm角にカットし、第3図(b)に示す直径40mm、厚さ0.2mmのモールド成型用金型にのせ、第3図(c)のように温度160℃、圧力760kg/cm²で約5分間加硫し、導電性カーボン中のリン状のものの配向をランダムにして厚み方向の導電性カーボン間の距離を短くすることで厚み方向の比抵抗を低くした本発明による導電性セパレータ1を得る。

次に、第1図において、内径18mm、外径23mm、に打ち抜き成形したリング状シートからなり厚さ0.5mmの未加硫ブチルゴム製の非導電性ガスケット3の下面に、前述の導電性セパレータ1を直径23mmで打ち抜いたものを同心円上に配置・圧着させて凹部を形成する。さらに、前述の凹部

従来例の導電性セパレータを用いる以外は、本発明例と同一の製造条件で従来例の電気二重層コンデンサの製作した。

本実施例の従来例の電気二重層コンデンサの各100個の電気的特性の平均値を第1表に示す。

第1表

	等価直列抵抗[Ω]	静電容量[F]	漏れ電流 [mA]
実施例	0.55	0.75	0.40
従来例	1.00	0.77	0.38

第1表から明らかなように、同一製造条件でありながら、本実施例の等価直列抵抗は従来例の約1/2と小さくすることが出来た。

次に本発明の他の実施例につき説明する。押し出し成形にて得られた未加硫ブチルゴムを第3図(a)に示すように約1mmの厚さにスライスし、更にそのコンパウンドを約1cm角にカットし、その後は実施例1の導電性セパレータの加工方法と同様の方法で厚み方向の比抵抗を低くした本発明第2実施例に用いる導電性セパレータを得る。本発明の導電性セパレータを用いる以外は、実施例1と同一製造条件にて本発明の電気二重層コンデン

に、粉末活性炭と30重量%硫酸との混合からなるカーボンペースト電極2をドクターナイフ工法で充填し、ペースト充填シート(図示省略)を得る。このペースト充填シートの一対を、カーボンペースト電極2面が相対する方向で、厚さ0.1mm、直径21mmのポリエチレン製の多孔性セパレータ4を介して同心円上に配置・合体した後、4kg/cm²の圧力を合体方向に加圧・保持した状態で125±5℃の温度雰囲気中で3時間放置し、導電性セパレータ1・非導電性ガスケット3間および非導電性ガスケット3同志を加硫接着させて本発明の電気二重層コンデンサ素子5を得た。

次に第2図に示すように、本発明の素子5を6枚積層して積層体6を形成し、導電性金属ケース9内に組立電極8と共に収納し、積層体6の上から30kg/cm²の圧力を加えたまま金属ケース9開口端部をかしめ封口して電気二重層コンデンサを得た。

次に本実施例の電気二重層コンデンサの改善効果を確認する為、の比較試料として厚さ0.2mmの

サを得た。さらに導電性セパレータを従来のものにする以外は本発明例と同一製造条件で従来例の電気二重層コンデンサを得た。

第2表

	等価直列抵抗[Ω]	静電容量[F]	漏れ電流 [mA]
実施例	0.50	0.76	0.41
従来例	1.00	0.77	0.38

本実施例の従来例の電気二重層コンデンサの各100個の電気的特性の平均値を第2表に示す。第2表から明らかなように同一製造条件でありながら本実施例の等価直列抵抗は従来例の約1/2と小さくすることが出来た。

【発明の効果】

以上説明したように、本発明の第1の発明の電気二重層コンデンサは、これに使用する導電性セパレータが導電性セパレータに含まれる導電性カーボン中のリン片状のものの配列をランダムに配置した構造になっているので導電性セパレータの厚み方向の比抵抗を低減でき、製品の等価直列抵抗を大幅に下げることができる。

また本発明の第2の発明の電気二重層コンデン

サの製造方向は、ブチル系ゴム、ブタジエ系ゴム、ポリイソブレンあるいはこれらの共重合体の誘電体を主成分とするゴム材料に導電性カーボンを分散させ、押し出し成形もしくはカレンダー方式で加工し、シート状のコンパウンドを形成する工程と、そのシート状のコンパウンドを縦横にスライスし、ゴムチップを形成する工程と、そのゴムチップをモールド成型し導電性セパレータを形成する工程を有しているため、この工程により形成された導電性セパレータ用のシートに含まれるリン状のカーボンの配位を容易にランダムすることができ、導電性セパレータの厚み方向の比抵抗を大幅に低減できる製造方法が容易に提供できるのであります。

4. 図面の簡単な説明

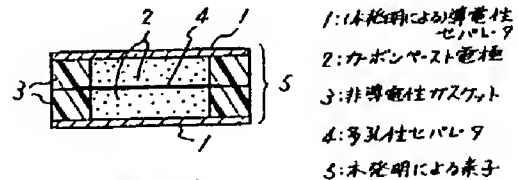
第1図は本発明による電気二重層コンデンサ素子の断面図、第2図は本発明による電気二重層コンデンサの断面図、第3図(a)~(d)は本発明に用いる導電性セパレータを得る為の工程図で第3

図(a)は導電性ゴムのコンパウンドの側面図、第3図(b)はモールド成型前の導電性セパレータおよび金型の断面図、第3図(c)はモールド成型時の導電性セパレータおよび金型の断面図、第3図(d)はモールド成型で得られた本発明による導電性セパレータの断面図、第4図は従来の導電性セパレータの断面図、第5図は従来例の電気二重層コンデンサ素子の断面図、第6図は従来例の電気二重層コンデンサの断面図である。

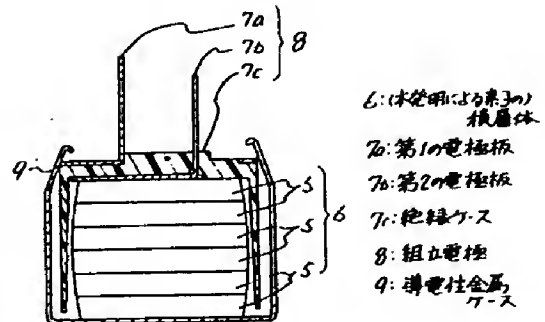
1……(本発明による)導電性セパレータ、
2……カーボンペースト電極、3……非導電性ガスケット、4……多孔性セパレータ、5……本発明による素子、6……(本発明による素子の)積層体、7a……第1の電極板、7b……第2の電極板、7c……絶縁ケース、8……組立電極、9……導電性金属ケース、10……導電性ゴムのコンパウンド、11……モールド成型用金型、12……球状導電性カーボン、13……リン片状導電性カーボン、14……従来の導電性セパレータ、15……(従来の)素子、16……(従来の

素子の)積層体。

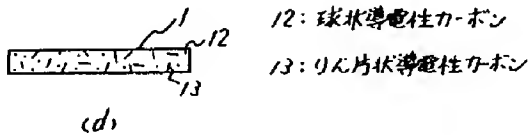
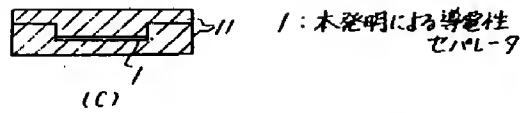
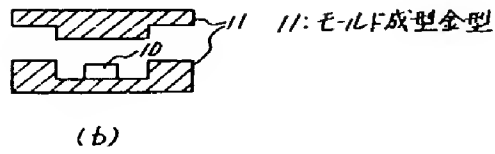
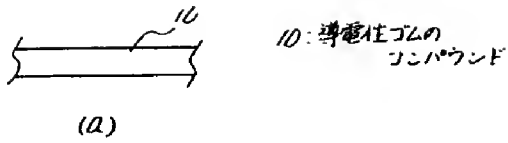
代理人 井理士 内 原 晋



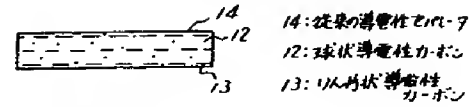
第1図



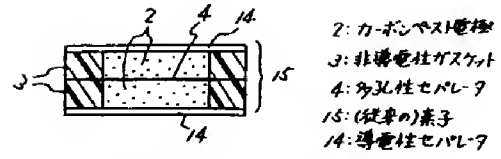
第2図



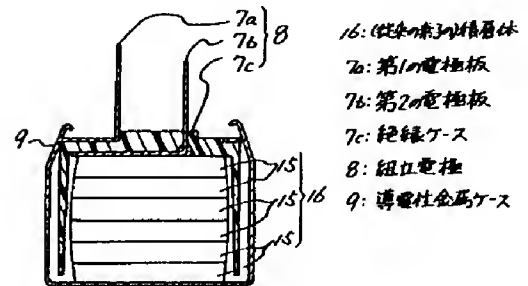
第3図



第4図



第5図



第6図